



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08335603 A**

(43) Date of publication of application: 17 . 12 . 96

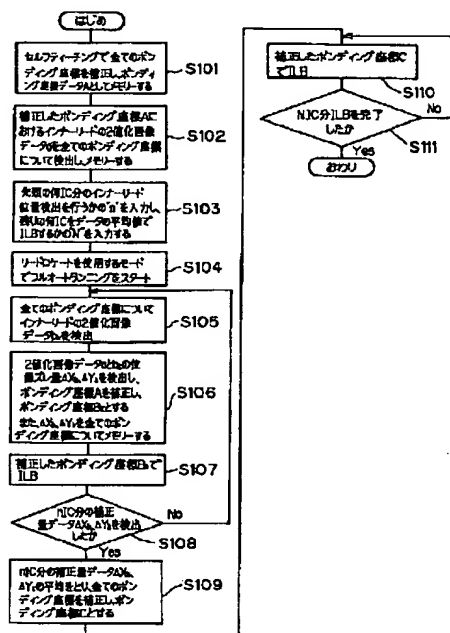
(51) Int. Cl. **H01L 21/60**(21) Application number: **07164551**(22) Date of filing: **08 . 06 . 95**(71) Applicant: **NEC CORP**(72) Inventor: **KOBAYASHI NOBUHIKO**(54) **METHOD OF MANUFACTURING SEMICONDUCTOR DEVICE**

## (57) Abstract:

**PURPOSE:** To prevent misalignment of bonding position without reducing bonder productivity in a single point of a TAB tape.

**CONSTITUTION:** A forefront 11C is manually positioned, and bonding coordinates A and image data a of an inner lead at this time are stored as reference data (S101, 102). The position is detected and the number of ICs n for ILB are input (S103). The first n1C, an inner lead position deviation is detected by a pattern matching method and the coordinates A are corrected by the position deviation to perform the ILB (S104 to 108). As for each inner lead, a mean value of n position deviations is acquired and the bonding coordinates A are corrected by this mean value (S109). The ILB of the remaining ICs is performed by these corrected bonding coordinates C (S110, 111).

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-335603

(43) 公開日 平成8年(1996)12月17日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/60

識別記号

3 1 1

片内整理番号

F I

H 0 1 L 21/60

技術表示箇所

3 1 1 R

審査請求 有 請求項の数 6 F D (全 12 頁)

(21) 出願番号

特願平7-164551

(22) 出願日

平成7年(1995)6月8日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 小林 伸彦

東京都港区芝五丁目7番1号 日本電気株式会社内

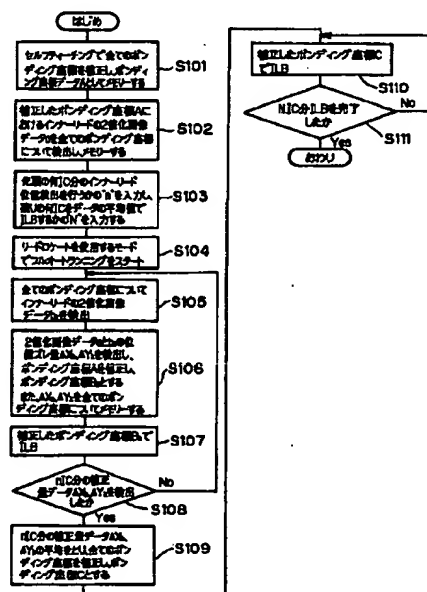
(74) 代理人 弁理士 尾身 祐助

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 TABテープのシングルポイントILBにおいて、ボンダー生産能力を低下させることなく、ボンディング位置ずれの発生を防止する。

【構成】 手で先頭の1 ICについて位置合わせを行い、そのときのボンディング座標Aとインナーリードの画像データaを基準データとして記憶する (S101、102)。位置検出を行ってILBするICの数nを入力する (S103)。先頭のn ICについては、パターンマッチング法によりインナーリード位置ずれを検出し、その位置ずれ量で座標Aを補正してILBする (S104~108)。各インナーリードについて、n個の位置ずれ量の平均を求め、この平均値によりボンディング座標Aを補正する (S109)。この補正されたボンディング座標Cにより、残りのICのILBを行う (S110、111)。



## 【特許請求の範囲】

【請求項1】 複数のデバイスホールが開孔され該デバイスホールの周囲に複数のインナーリードが形成されている長尺のTABテープを前記デバイスホールがボンディングステージに位置するように1単位ずつ搬送する過程と、複数の電極を有する半導体素子を前記デバイスホールに位置させる過程と、各インナーリードを対応する電極に個別にインナーリードボンディングする過程と、を有し、前記TABテープに複数の半導体素子を搭載する半導体装置の製造方法において、前記TABテープに搭載する先頭の数個の半導体素子についてのインナーリードボンディング時には各インナーリードの位置検出を行い、残りの半導体素子のインナーリードボンディング時には先頭の数個の半導体素子に対応するインナーリードの位置検出データの平均値に基づいてボンディング手段の位置合わせを行うことを特徴とする半導体装置の製造方法。

【請求項2】 TABテープに搭載する先頭の数個の半導体素子についてのインナーリードボンディング時に行う各インナーリードの位置検出は、基準となるインナーリード群の各インナーリードからの位置ズレ量を検出するものあることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記先頭の数個の半導体素子のインナーリードボンディングを行うに先立ってまたはこれらのインナーリードボンディングの直後に、他の1個の半導体素子についてのインナーリードボンディングを各インナーリードの位置検出を行ってこれを記憶させた後に、かつ、当該半導体素子のインナーリードボンディングの終了後に各インナーリードの位置ズレ量を検出してこれを補正データとして記憶させ、前記位置検出データの平均値をこの補正データによって補正することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 多数のデバイスホールが開孔され該デバイスホールの周囲に複数のインナーリードが形成されている長尺のTABテープを前記デバイスホールがボンディングステージに位置するように1単位ずつ搬送する過程と、複数の電極を有する半導体素子を前記デバイスホールに位置させる過程と、各インナーリードを対応する電極に個別にインナーリードボンディングする過程と、を有し、前記TABテープに複数の半導体素子を搭載する半導体装置の製造方法において、前記TABテープに搭載する1番目の半導体素子についてのインナーリードボンディング時には各インナーリードの位置検出を行い、かつ、当該半導体素子のインナーリードボンディングの終了後に各インナーリードの位置ズレ量を検出してこれを補正データとして記憶させ、残りの半導体素子のインナーリードボンディング時にはインナーリードの位置検出を行いこの検出位置データを前記補正データによって補正した位置データに基づいてボンディング手段の

位置合わせを行うことを特徴とする半導体装置の製造方法。

【請求項5】 前記1番目の半導体素子のインナーリードボンディング時に行う各インナーリードの位置検出は、基準となるインナーリード群の各インナーリードからの位置ズレ量を検出するものあることを特徴とする請求項4記載の半導体装置の製造方法。

【請求項6】 残りの半導体素子のインナーリードボンディング時にはインナーリードの位置検出を行いこの検出位置データを前記補正データによって補正することを特徴とする請求項4記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法に関し、特に、TAB (Tape Automated Bonding) テープ上に設けられた多数のインナーリードと半導体素子の電極（例えばパンプ）とを接続するためのボンディング方法に関するものである。

## 【0002】

【従来の技術】TABテープを用いた実装方式は、ポリイミド製などの絶縁テープ上に、リードを1単位ごとに複数本形成してなるTABテープを作製しておき、リードのインナーリード部を半導体素子の電極（パンプまたはパッド）にインナーリードボンディング（Inner Lead Bonding：以下、ILBと記す）し、そのアウターリード部を実装基板やリードフレーム上にボンディングする方式である。TABテープ上に半導体素子をILBを行って搭載し、必要に応じて樹脂封止したものは通常TCP (Tape Carrier Package) と呼ばれている。

【0003】TABテープのインナーリードはフォトリソグラフィ法およびウェットエッチングにより形成されるため、狭ピッチ化がワイヤボンディング方式に比べ容易で、ワイヤボンディングでは100μmピッチが今のところ限界といわれているが、TAB方式の場合すでに60μmピッチ品が量産化されている。同じパッケージサイズでも、ワイヤボンディングされたモールドICに比べ多ピン化が可能で、最近では800ピンを超えるTCPが製品化されている。

【0004】半導体素子（IC）の電極にインナーリードをボンディングするインナーリードボンディングには、従来よりリードを1本ずつ接続していくシングルポイントILBと、1ICについて全インナーリードを一括して接続するギャングILBとがある。ここでは本発明に関係のあるシングルポイントILBについて説明する。

【0005】図6はインナーリードボンダーの主要部分を示す斜視図、図7はILBされるTABテープと半導体素子の状態を示す正面図である。図6、図7に示すように、TABテープ1は、等間隔でデバイスホール2aが開孔されたポリイミド等の耐熱性フィルムからなる長

尺のベースフィルム2と、このベースフィルム2に支持された複数のリードから構成される。インナーリード3と呼ばれるリード先端部は、デバイスホール2a内に突き出しており、接続される半導体素子4のA1パッド5に対応して形成されている。

【0006】また、A1パッド5の上には、メッキ法やボールボンディング法でAuなどによりバンプ6が形成されている。インナーリードボンダーでは、図6に示すように、インナーリード3とA1パッド5を接続するためのボンディングツール7が、超音波(Ultra Sonic : 以下、USと記す)ホーン8に取り付けられている。USホーン8はボンディングツール7をUS振動させるとともに、接続部に荷重を印加できるように、図示しない支点を中心に微小な回転運動をして、ボンディングツール7を上下動させるようになっている。

【0007】長尺のベースフィルム2の両側にはスプロケットホールと呼ばれる搬送用の角穴(図示せず)が等ピッチで形成されており、TABテープ1はこのスプロケットホールと同じピッチで搬送用突起(スプロケット)が形成された2つのスプロケットホイール9の回転によって搬送される。TABテープ1は、1単位ごとに形成されたデバイスホール2がボンディング部に搬送されてくると、テープクランパー10により必要部分が挟持され固定される。

【0008】半導体素子4はボンディングステージ11上に、下からの真空吸着で固定され、ボンディングステージユニット12上部に取り付けられたヒーター13の熱で、接続に要する温度に加熱されている。それぞれ固定されたTABテープ1と半導体素子4は、図示しない認識用カメラで、それぞれの位置検出用マークで位置検出され、ボンディングステージ11をXY平面内で駆動するためのXYテーブル(図示せず)と、上下駆動するためのエアシリンダ(図示せず)で、半導体素子4が前記TABテープ1のデバイスホール2の下に移動し、半導体素子4のA1パッド5とそれに対応するインナーリード3が位置合わせされる。

【0009】次に、図7に示すように、インナーリード3の上からボンディングツール7で加圧、必要な場合はUSを印加して、インナーリード3とバンプ6とを接続する。以下、複数のインナーリード3とそれに対応するバンプ6が順次接合され、TCP1個分のILBが実行される。TCP1個分のILBが完了すると、ボンディングステージ11は真空吸着を解除して下降し、次の半導体素子4を受けとる位置へ移動する。TABテープ1は、テープクランパー10が開き、スプロケットホイール9が回転することにより、次にILBされるデバイスホール2部がボンディング部へ位置付けされるように、1単位分搬送される。

【0010】以下、上記の動作を繰り返して、長尺のTABテープ1に対して連続してILBが実行されてい

く。また、ここでは、バンプ6がA1パッド5上に形成された半導体素子4のILBについて述べたが、特開平6-283577号公報にて提案されたように、バンプ6を形成することなく、半導体素子4のA1パッド5とインナーリード3を直接接合する方法をシングルポイントILBで採用することができる。

【0011】シングルポイントILB用のボンディングツール7には、図7に示すように、ツール先端が隣のリードに干渉しないようにツール先端を細くしたボトルネックツールが使用されている。また、上記説明したボンディングツール7の下降位置は、ボンディング座標データとして品種ごとにプログラムされ、普通はインナーリードボンダー内のメモリーやフロッピーディスクに保存されている。これらのデータは、品種切換えごとにインナーリードボンダーへ読込んで使用される。

【0012】ここまで説明してきたシングルポイントILBでは、狭ピッチ化多ピン化が進み、ボンディングツール7の先端サイズは $\phi 60 \mu\text{m}$ や $\square 60 \mu\text{m}$ と細くなってきているが、これと同時に、インナーリードの厚さが $25 \mu\text{m}$ 以下、幅も $35 \mu\text{m}$ 以下になりインナーリード自身の剛性が減少し、また多ピン化のため1辺のリード数も増え、フォトリソで形成されるインナーリードは、その位置精度が悪化する傾向にある。

【0013】そのため、図8に示されるように、ボンディングツールの先端がインナーリードのセンターを押さえてボンディングできない場合や、図9に示すように、インナーリード3がツール先端から脱落することが起こり、ボンディング位置ズレ不良や接合不良が発生する。よって、ボンディングツール7の下降位置(以下、ボンディング座標と記す)がインナーリード3のセンターにくるように補正することが必要となってきている。

【0014】次に、ILBにおけるボンディング座標の補正方法について詳細に説明する。補正方法の1つとして、「セルフティーチング」と呼ばれるボンディング座標の補正方法がある。これは、上述のTABテープ1と半導体素子4との位置合わせが終了した後、ボンディング開始前の状態でインナーリードボンダーを一時停止にして、作業者がインナーリードボンダーのモニター画面を見ながら1ポイントずつボンディング座標を補正していく方法である。

【0015】すなわち、図10に示すように、インナーリードボンダーの画面14のレチクル(画面のセンターが分かるように表示されている白線)15のセンターに、次にボンディングツールが下降する位置がくるようにボンディングポイントを映し出し、位置補正が必要な場合、実際にボンディングツールを下降させたい位置へインナーリードボンダーの操作パネル上にあるマニピュレーター(図示せず)を操作してカメラヘッド(図示せず)を移動させ、図11のように、モニター画面14上でレチクル15のセンターをインナーリード3のセンタ

へ持っていき、その位置を新ボンディング座標としてインナーリードボンダーに記憶させる。

【0016】この時、移動させた距離 $\Delta X$ 、 $\Delta Y$ だけボンディングツールの下降の位置が補正される。この操作を位置補正が必要なインナーリードについて行い、必要でないものはスキップして1 IC分のボンディング座標が補正され、以降のICは全て補正されたボンディング座標でILBされる。セルフティーチングは、作業者がモニター画面14を見ながら1ポイントずつ実物のインナーリードに合せ込む方法で、また一時停止して行うため、1 IC分の補正にも著しく時間がかかり、連続生産されるIC全てに適用することは事実上不可能である。

【0017】そこで、近年、インナーリードボンダーの持つパターン認識技術を用いてボンディング座標を補正する「リードロケット」と呼ばれる方法が採用されるようになってきた。リードロケットは、パターンマッチング認識技術を応用したもので、まずボンディング座標ごとにそのインナーリードの基準の位置を2値化画像データとしてインナーリードボンダーに記憶させておく。すなわち、TABテープの1つのデバイスホール部分を基準としてボンディングステージ上に位置させ、図12に示すように、ボンディング部周辺に光を照射し、カメラ

(図示せず)が受光した反射光の強度を所定のスライスレベルで2値化することによって、各インナーリードごとにインナーリード部が明、その他が暗となるパターンを基準パターンとして記憶しておく。このとき、ボンディング座標は、ツールがこの基準となるインナーリードの中心部を打つ値に記憶される。

【0018】以下、インナーリードボンダーを自動運転にして、リードロケットを使用してボンディングしていくと、次のようになる。図13に示すように、TABテープ1と半導体素子4の位置合せが完了した状態で、各ボンディング座標のインナーリードを2値化画像データとして検出する。検出したデータと、事前に記憶しておいた基準の位置の2値化画像データと比較し、その差 $\Delta X$ 、 $\Delta Y$ を求め、各ボンディング座標を補正する。補正したボンディング座標に基づいて1 IC分のILBを行う。以下、TABテープ1と半導体素子4が順次搬送され、自動運転の状態で1 ICごとにリードロケットを行い、残りのICもILBされていく。

【0019】また、ギャングボンディング方式の場合には、特開平4-211143号公報に記載されたような位置補正方法がある。これは、TABテープ1と半導体素子4を位置合せした後、ボンディング前のインナーリード3とパンプ6との位置画像データを記憶しておき、ボンディング後にもう一度インナーリード3とパンプ6との位置画像データを取込み、それら位置画像データの差を位置補正データとして、次回のTABテープ1と半導体素子4の位置合せにフィードバックするというものである。

【0020】

【発明が解決しようとする課題】上述した従来のILBのボンディング座標の補正方法では以下のような問題点があった。セルフティーチングによるボンディング座標の補正は、作業者がインナーリードボンダーを一時停止して、モニター画面を見ながら1ポイントずつボンディング座標を補正するため時間がかかり、生産する全てのICに適用することは事実上不可能である。したがって、先頭の1 ICで補正したボンディング座標を信用して残りの全てのICをILBすることになるが、その先頭の1 ICのインナーリードの位置寸法が規格内のバラツキであっても、他のICのインナーリード位置寸法の平均に比べ大きく離れていると、位置ズレ不良の原因になるという問題がある。

【0021】また、従来のリードロケットによる位置補正は、インナーリードの2値化画像データの検出やカメラヘッドの移動時間などで、1ポイントのボンディング座標の修正に0.06秒を要する。したがって、多ピン化の進むTCPでは、この従来のリードロケットを全ICに適用していると、インナーリードボンダーの生産能力が著しく低下するという問題が起こる。

【0022】例えば268ピンのICの場合、TABテープと半導体素子の搬送や位置合せに要する時間が4.5秒、1本のインナーリードをボンディングするのに要する時間が0.12秒/pであるとするとき、 $4.5 \text{ 秒} + 0.12 \text{ 秒/p} \times 268 \text{ p} = 36.66 \text{ 秒/IC}$

であるが、リードロケットを使用すると

$4.5 \text{ 秒} + (0.12 \text{ 秒/p} + 0.06 \text{ 秒/p}) \times 268 \text{ p} = 52.74 \text{ 秒/IC}$

となり、1 ICごとに16秒以上のタイムロスとなり、生産能力にして44%程度の低下となる。

【0023】狭ピッチ化、多ピン化に伴うもう一つの問題は、ボンディング中のベースフィルムの熱膨張によるインナーリードの位置ズレである。図14に示すように、シングルポイントILBは、インナーリード3をパンプ6へ接続していくため、接合したインナーリードから加熱された半導体素子4の熱がベースフィルム2へ伝わり、ベースフィルム2aが熱膨張して変形(図中、変形量を $\Delta d$ にて示す)し、そのためインナーリード3の位置がILB中に変化していく。

【0024】ピン数が少ない場合は問題ではなかったが、狭ピッチ化・多ピン化のためデバイスホール2aの1辺の長さが長くなり、その間のインナーリードの数も多くなり、またボンディング時間も長くなったため、ベースフィルムの熱膨張によるインナーリードの位置ズレは、ILB位置ズレ不良や接合不良の原因として無視できなくなってきた。

【0025】熱膨張を考慮してボンディングする従来の技術に、特開平62-273745号公報に記載された

補正方法がある。これは、半導体素子の熱膨張でA1パッドの座標が変化するため、それに対応したワイヤボンディングを行うべく、半導体素子の温度を検知し、その温度から熱膨張によるA1パッド座標の変化量を計算し、ボンディング座標を補正するものである。

【0026】このような補正方法は、半導体素子のように基板がシリコンでできており均一の温度に加熱され温度による熱膨張が計算できるものには適用できるが、TABテープに対するシングルポイントILBのように、ボンディング順つまりボンディングツールが順次ILBしていく方向によりベースフィルムの熱膨張の発生する部分が変わるものやILBが進むにつれベースフィルムの変化量が変化していくものには適用できない。

【0027】また、特開平4-21113号公報に記載された補正方法を用いてもこのベースフィルムの熱膨張問題を解決することはできない。すなわち、この従来例の方法はギャングILBに関するものであるため、1ICの全ての電極にインナーリードを一括して位置合わせしており、上記したベースフィルムの部分的な熱膨張問題については解決策とはなり得ない。

【0028】本発明は従来例のこのような問題点を鑑みてなされたものであって、その目的は、第1に、多大な時間を消費することなく位置ズレのないシングルポイントILBすることができるようにすることであり、第2に、ILBの途中でベースフィルムの部分的な熱膨張によってインナーリードの位置ズレが起きてもこれを正確に補正することができるようにすることである。

【0029】

【課題を解決するための手段】上記の目的を達成するため、本発明によれば、複数のデバイスホールが開孔され該デバイスホールの周囲に複数のインナーリードが形成されている長尺のTABテープを前記デバイスホールがボンディングステージに位置するように1単位ずつ搬送する過程と、複数の電極を有する半導体素子を前記デバイスホールに位置させる過程と、各インナーリードを対応する電極に個別にインナーリードボンディングする過程と、を有し、前記TABテープに複数の半導体素子を搭載する半導体装置の製造方法において、前記TABテープに搭載する先頭の数個の半導体素子についてのインナーリードボンディング時には各インナーリードの位置検出を行い、残りの半導体素子のインナーリードボンディング時には先頭の数個の半導体素子に対応するインナーリードの位置検出データの平均値に基づいてボンディング手段の位置合わせを行うことを特徴とする半導体装置の製造方法、が提供される。

【0030】また、本発明によれば、多数のデバイスホールが開孔され該デバイスホールの周囲に複数のインナーリードが形成されている長尺のTABテープを前記デバイスホールがボンディングステージに位置するように1単位ずつ搬送する過程と、複数の電極を有する半導体

素子を前記デバイスホールに位置させる過程と、各インナーリードを対応する電極に個別にインナーリードボンディングする過程と、を有し、前記TABテープに複数の半導体素子を搭載する半導体装置の製造方法において、前記TABテープに搭載する1番目の半導体素子についてのインナーリードボンディング時には各インナーリードの位置検出を行い、かつ、当該半導体素子のインナーリードボンディングの終了後に各インナーリードの位置ずれ量を検出してこれを補正データとして記憶させ、残りの半導体素子のインナーリードボンディング時にはインナーリードの位置検出を行いこの検出位置データを前記補正データによって補正した位置データに基づいてボンディング手段の位置合わせを行うことを特徴とする半導体装置の製造方法、が提供される。

【0031】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【第1の実施例】図1は、本発明の第1の実施例の作業の過程を示すフローチャートである。なお、半導体素子のパンプとTABテープのインナーリードとの位置合わせについては、従来例の場合と同様に、それぞれに設けられている位置決め用マークを検出しボンディングステージのX-Yテーブルを駆動することによって行われている。まず、先頭の1ICについてのみ、従来技術で説明したセルフティーチングによるボンディング座標の補正を行い、1ポイントずつインナーリードのセンターをボンディングツールが打つように位置合わせして、そのボンディング座標をボンディング座標データAとしてインナーリードボンダーのメモリーに記憶しておく（ステップS101）。

【0032】次に、セルフティーチングで補正したボンディング座標におけるインナーリードの2値化画像データ（図12に示されるパターンの画像データ）aを全てのボンディングポイントについて検出し、メモリーする（ステップS102）。これにより、インナーリードのセンターをボンディングツールがボンディングする座標と、その時のインナーリードの2値化画像データが1対1に対応して記憶されたことになる。次いで、このICについてILBを実行する。このILBは、ステップS101において、各インナーリードについてボンディング座標が補正される都度行うようにしてもよい。

【0033】次に、本発明のボンディング座標の補正を行うため、リードロケートによるインナーリードの位置検出を行ってILBを実行するICの個数nと、n個分のデータの平均値によって補正されたボンディング座標によってILBを行う残りのICの個数Nを入力する（ステップS103）。次に、本発明のリードロケートによるボンディング座標の補正を行うモードでインナーリードボンダーのフルオートランニングをスタートする（ステップS104）。先頭のnICについては、従来

技術で説明したリードロケートを行い、それに基づいて I L B を実行することになる。

【0034】次に、先頭の  $n$  IC の  $k$  ( $k=1, 2, \dots, n$ ) 番目の IC 分の全てのボンディングポイントについて、図 13 に示されるようなインナーリードの 2 値化画像データ  $b_k$  を検出し (ステップ S105)、図 12 に示されるように記憶されている基準となる位置にあるインナーリードの 2 値化画像データ  $a$  と比較し、インナーリード位置補正量  $\Delta X_k$ 、 $\Delta Y_k$  を検出し、前記ボンディング座標 A に補正を加え、ボンディング座標  $B_k$  を作成する。またインナーリード位置補正量  $\Delta X_k$ 、 $\Delta Y_k$  は、先頭の  $n$  IC の  $k$  番目の位置補正量  $\Delta X_k$ 、 $\Delta Y_k$  としてメモリーしておく (ステップ S106)。

【0035】補正したボンディング座標  $B_k$  は、 $k$  番目の IC についてインナーリードセンターを I L B するように補正されたデータであるので、そのボンディング座標  $B_k$  でその IC は I L B される (ステップ S107)。次に、先頭の  $n$  IC について、全ての IC 分の  $\Delta X_k$ 、 $\Delta Y_k$  を検出したか否かをチェックし (ステップ S108)、検出が終了していなければ、ステップ S105～ステップ S107 を繰り返す、終了していればステップ S109 へ移る。したがって、ステップ S109 へ移るときには、 $\Delta X_k$ 、 $\Delta Y_k$  をそれぞれのボンディングポイントについて  $n$  個メモリーしたことになる。

【0036】 $n$  IC 分のインナーリード位置補正データ  $\Delta X_k$ 、 $\Delta Y_k$  の平均を求め、ボンディング座標 A に補正を加え、ボンディング座標 C を作成する (ステップ S109)。以下、残りの  $N$  IC については、前記ボンディング座標 C で I L B される。すなわち、補正されたボンディング座標 C において I L B を行う (ステップ S110)、 $N$  IC 分の I L B が完了したか否かをチェックし (ステップ S111)、完了していなければ、ステップ S110 へ戻り、完了していれば処理を終わる。

【0037】長尺のベースフィルムに連続して形成され、リールに巻取られている TAB テープ 1 は、通常同じロットで製作されたもので、インナーリードを形成するフォトリソグラフィも同じ処理をされており、仕上り寸法は同じ傾向をもっている。よって、先頭の  $n$  IC の平均値で補正したボンディング座標 C で残りの  $N$  IC を I L B しても、インナーリード位置ズレ不良やそれによる接合不良が発生する確率は低い。したがって、従来のリードロケートのように 1 リール全ての IC 分に位置検出を適用するのではなく、先頭の  $n$  IC 分のみインナーリードの位置検出を行い、残りをその平均データで補正したボンディング座標で I L B するようにしても、インナーリードの位置ズレ不良を防止することができる。そして、この方法を採用することにより、インナーリードボンダーの生産能力はほとんど低下させないようにすることができる。

【0038】例えば、従来例でも説明したように、26

8 ピンの IC の場合、1 リール全ての IC にリードロケートを適用した場合、1 IC ごとに

$4.5 \text{ 秒} + (0.12 \text{ 秒}/p + 0.06 \text{ 秒}/p) \times 268p = 52.74 \text{ 秒/IC}$   
かかるのに対し、 $n=5$ 、 $N=395$  として、1 リール 400 IC 分の TAB テープに本実施例の方法を適用すると、

$4.5 \text{ 秒} + 0.12 \text{ 秒}/p \times 268p + (0.06 \text{ 秒}/p \times 268p \times 5 \text{ IC}) / 400$   
 $\text{IC} = 36.86 \text{ 秒/IC}$

で、リードロケートを用いない (ボンディング座標の補正を行わない) 場合の

$4.5 \text{ 秒} + 0.12 \text{ 秒}/p \times 268p = 36.6 \text{ 秒/IC}$

と比べても、1 IC の I L B に要する時間はほとんど変わらない。

【0039】また、従来技術で説明したようにセルフティーチングだけを用いる場合、先頭の 1 IC のインナーリードの位置を信用して残りの IC を I L B するため、その IC 個有の微小なインナーリードの仕上り寸法の影響を受ける可能性があるが、先頭  $n$  IC 分の平均値で補正したので、その問題を回避できる。なお、本実施例においては、ステップ S101、ステップ S102 において、セルフティーチングで、基準となるボンディング座標 A と 2 値化画像データ  $a$  をメモリーしていたが、次のリールの TAB テープの I L B を行う際に、そのインナーリードの位置が前回の TAB テープのインナーリードの位置とほとんど変わらないと予想されるとき、ステップ S101、ステップ S102 を省略して前回のボンディング座標データ A、2 値化画像データ  $a$  を使用することができる。

【0040】[第 2 の実施例] 次に、本発明の第 2 の実施例について説明する。図 2 は、本発明の第 2 の実施例の作業手順を示すフローチャートである。まず、第 1 の実施例と同じようにセルフティーチングでインナーリードセンターにボンディングツールが下降するようにボンディング座標を補正してメモリーし (ステップ S201)、補正されたボンディング座標 A におけるインナーリードの 2 値化画像を 1 ポイントずつ検出しメモリーする (ステップ S202)。補正されたボンディング座標 A において、この IC について I L B を行う。

【0041】次に、リードロケートを使用するモードで、セミオートランニングをスタートさせる (ステップ S203)。次いで、1 IC 分の全てのボンディングポイントについて、インナーリードの 2 値化画像データ  $b$  を検出し (ステップ S204)、基準となる位置にあるインナーリードの 2 値化画像データ  $a$  と比較して、インナーリード位置補正量  $\Delta X$ 、 $\Delta Y$  を検出し、前記ボンディング座標 A に補正を加え、ボンディング座標 B を作成する。また、インナーリード位置補正量  $\Delta X$ 、 $\Delta Y$  をすべてのボンディング座標についてメモリーしておく (ステップ S205)。そして、この IC について補正されたボンディング座標 B において I L B を行う (ステップ



S206)。その後、セミアートランニングにより、インナーリードボンダーは一時停止する（ステップS207）。

【0042】実際にILBされたインナーリード接合部をモニターで確認すると、図3に示すように、インナーリードのセンターとボンディングツールのセンターが $\Delta X'$ 、 $\Delta Y'$ ズレているものがある。これは、ILB中のベースフィルムの熱膨張によりインナーリードの位置が変化するために、リードロケットを用いてインナーリードセンターに補正したボンディング座標からインナーリードセンターが外れてしまうことにより起こる。

【0043】次に、図示しないマニピュレーターでカメラヘッドを移動させ、図4のようにモニター画面14上のレチクル15のセンターにインナーリードセンターを持っていき、1ポイントずつ補正量 $\Delta X'$ 、 $\Delta Y'$ を入力し、メモリーする（ステップS208）。次に、インナーリードボンダーを、本発明のボンディング座標の補正を使用するモードで、フルオートランニングをスタートする（ステップS209）。以下、従来のリードロケットと同じようにボンディング座標の補正を行い（ステップS210、S211）、その補正したボンディング座標に、ステップS208でメモリーしておいた補正データ $\Delta X'$ 、 $\Delta Y'$ を追加補正し、ボンディング座標Cを作成する（ステップS212）。そして、それに従ってILBする（ステップS213）。次に、ステップS214において所定数量のILBが完了したか否かがチェックされ、完了していなければ、所定数量が完了するまでステップS210～S213を繰り返してILBしていく。

【0044】本実施例においては、従来のリードロケットでは防止できなかった、ILB中のベースフィルムの熱膨張によるインナーリード位置変化量をステップS208で $\Delta X'$ 、 $\Delta Y'$ として検出入力して、以下リードロケットで補正したボンディング座標に追加補正するようにしたので、インナーリードセンターとボンディング座標との位置ズレを防止でき、インナーリード位置ズレ不良やそれによって発生する接合不良を防止できる。

【0045】この第2の実施例を以下のように変更することができる。

① ステップS201、ステップS202を省略して、前回のリールにおいてメモリーしておいたボンディング座標Aと2値化画像データaを使用する。

② ステップS201、ステップS202が終了した後（そのICについてILBが完了した後）、ステップS203～ステップS207を省略してステップS208を実行する。すなわち、基準となるボンディング座標データA、2値化画像データaを検出したインナーリードについて、ILB終了後の補正データ $\Delta X'$ 、 $\Delta Y'$ の検出を行う。

【0046】〔第3の実施例〕本発明の第3の実施例

は、本発明の第1の実施例と第2の実施例を併用するものであって、図5はその作業手順を示すフローチャートである。第2の実施例の場合と同じように、基準となるボンディング座標データA、2値化画像データaを検出し、ILB中のベースフィルムの熱膨張によるインナーリードの位置変化を補正する $\Delta X'$ 、 $\Delta Y'$ を求め（ステップS301～S308）た後、第1の実施例の場合と同様に、先頭のn IC分の補正データ量 $\Delta X_k$ 、 $\Delta Y_k$ の平均値でボンディング座標を補正してボンディング座標Dを求め（ステップS309～S316）、それに前記ILB中の経時的なインナーリードの位置変化量 $\Delta X'$ 、 $\Delta Y'$ を追加補正してボンディング座標Eとし（ステップS317）、それに基づいて残りのNICをILBする（ステップS317～S319）。なお、先頭のn ICのILBは、補正量データ $\Delta X_k$ 、 $\Delta Y_k$ を追加補正データ $\Delta X'$ 、 $\Delta Y'$ で補正して作成したボンディング座標 $C_k$ を用いて行っている（ステップS313、S314）。

【0047】本実施例によれば、インナーリードの仕上り寸法のために必要となる補正を先頭の数個のIC用のインナーリードより求め、さらにILB中のベースフィルムの熱膨張のために必要となるボンディング座標の補正を行うようにしたので、インナーリードボンダーの生産能力を低下させることなく、より確実にインナーリード位置ズレ不良や接合不良を防止することができる。なお、本実施例に対しても第2の実施例の場合と同様の変更を加えることができる。また、追加補正データ $\Delta X'$ 、 $\Delta Y'$ の検出を、n IC分の補正データ $\Delta X_k$ 、 $\Delta Y_k$ の平均値を求めてから行うようにしてもよい。また、ステップS316において、既にステップS313において求めてある補正量データ $\Delta X_k$ 、 $\Delta Y_k$ を追加補正データ $\Delta X'$ 、 $\Delta Y'$ で補正して作成したデータを利用することにより直接追加補正されたボンディング座標Eを求めるようにしてステップS317の過程を省略することができる。また、上記各実施例においては、ボンディングツールによりILBを行っていたが、ボンディングツールを使用する方法に代え、レーザービームを使用してILBを行うようにしてもよい。

【0048】

【発明の効果】以上説明したように、本発明は、先頭の数ICのインナーリードの位置検出を行い、残りのICは先頭の数IC分の位置データの平均値に基づいて補正したボンディング座標でボンディングするようにしたので、インナーリードボンダーの生産能力を低下させることなく、リード位置ズレ不良やそれに伴う接合不良の発生を防止できる。

【0049】また、ボンディング前に検出し補正したボンディング座標に、事前に入力した補正データを追加補正してボンディングするようにした実施例によれば、従来の技術では補正できなかったILB中のベースフィル



ムの熱膨張によるインナーリードの経時的な位置ズレを補正してより正確な位置にボンディングすることができ  
る。

【図面の簡単な説明】

【図1】本発明の第1の実施例の作業手順を示すフロー  
チャート。

【図2】本発明の第2の実施例の作業手順を示すフロー  
チャート。

【図3】本発明の第2の実施例を説明するための、位置  
ズレ状態でILBされた接合部のモニター画面の図。

【図4】本発明の第2の実施例を説明するための、位置  
ズレを補正した後の接合部のモニター画面の図。

【図5】本発明の第3の実施例の作業手順を示すフロー  
チャート。

【図6】インナーリードボンダーの主要部を示す斜視  
図。

【図7】ボンディングツールによるILBの状態を示す  
正面図。

【図8】ボンディングツールがインナーリードから位置  
ズレを起こした状態での側面図。

【図9】インナーリードがボンディングツールから脱落  
し接合不良が発生した状態を示す側面図。

【図10】位置補正前のインナーリードの位置を示すモ  
ニター画面の図。

【図11】位置補正終了後のインナーリードの位置を示

すモニター画面の図。

【図12】基準となるインナーリードの2値化画像を示  
すモニター画面の図。

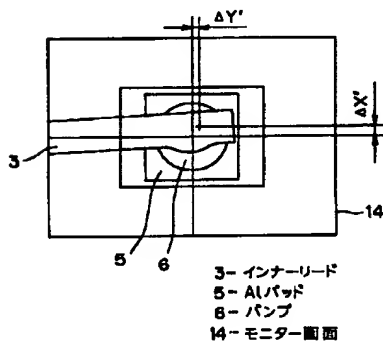
【図13】位置補正前のインナーリードの2値化画像を  
示すモニター画面の図。

【図14】ILB中のベースフィルムの熱膨張によるイ  
ンナーリードの位置ズレの発生状態を示す斜視図。

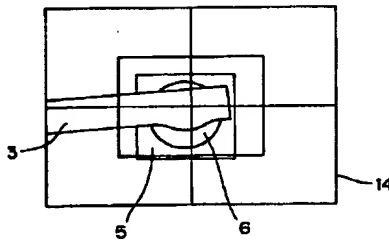
【符号の説明】

- |    |                |
|----|----------------|
| 1  | TABテープ         |
| 2  | ベースフィルム        |
| 2a | デバイスホール        |
| 3  | インナーリード        |
| 4  | 半導体素子          |
| 5  | Alパッド          |
| 6  | バンプ            |
| 7  | ボンディングツール      |
| 8  | 超音波（US）ホーン     |
| 9  | スプロケットホイール     |
| 10 | テープクランプ        |
| 11 | ボンディングステージ     |
| 12 | ボンディングステージユニット |
| 13 | ヒーター           |
| 14 | モニター画面         |
| 15 | レチクル           |

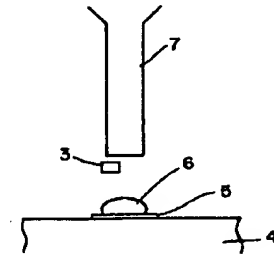
【図3】



【図4】



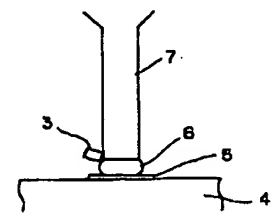
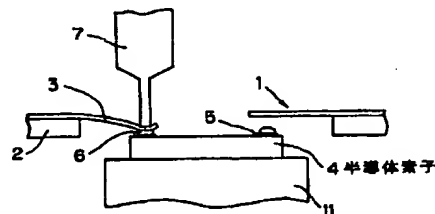
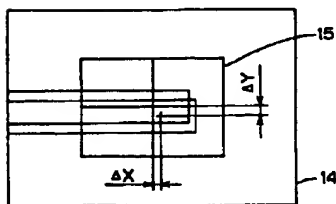
【図8】



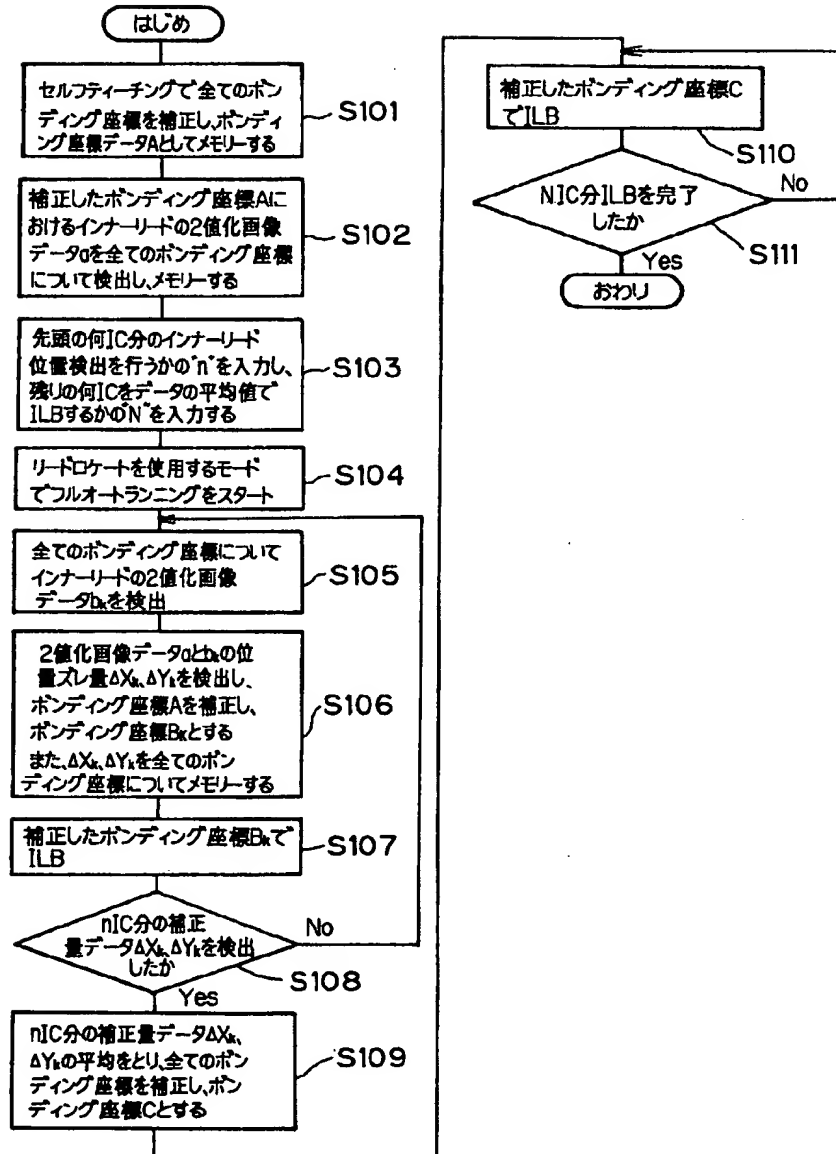
【図7】

【図9】

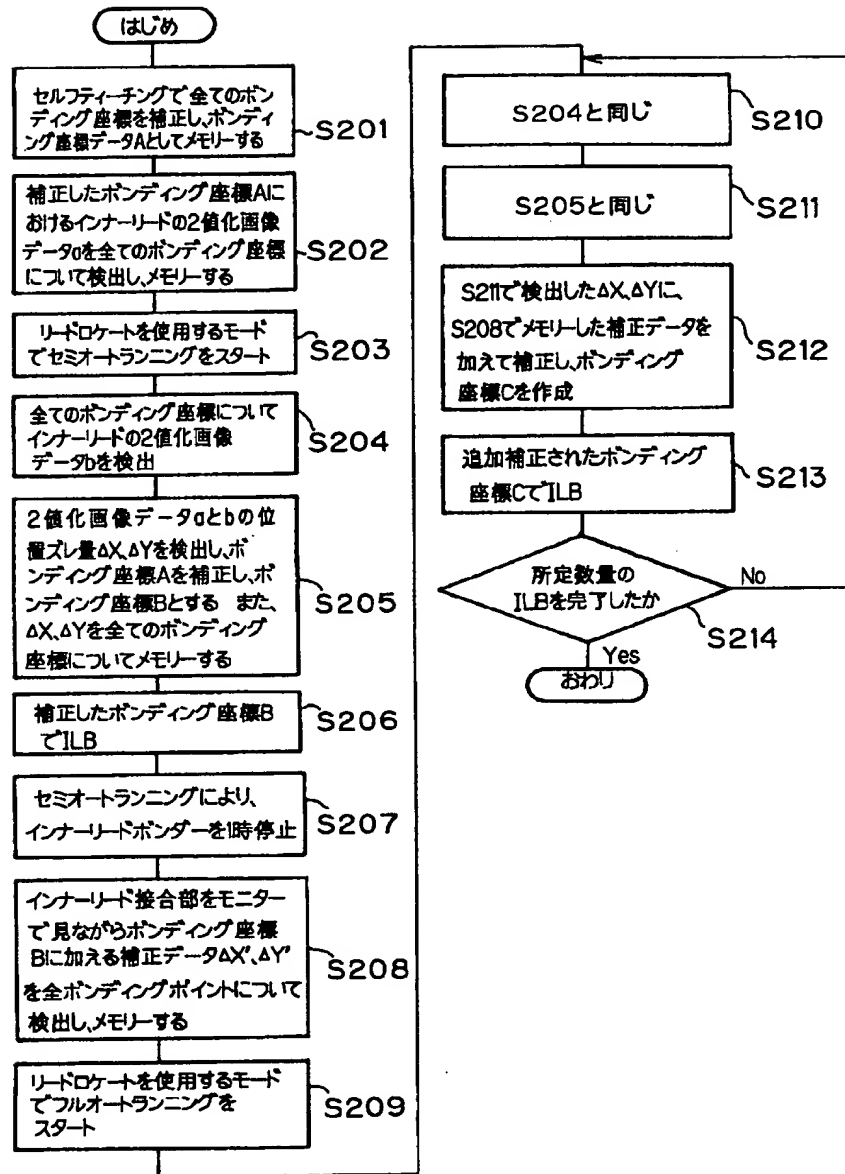
【図11】



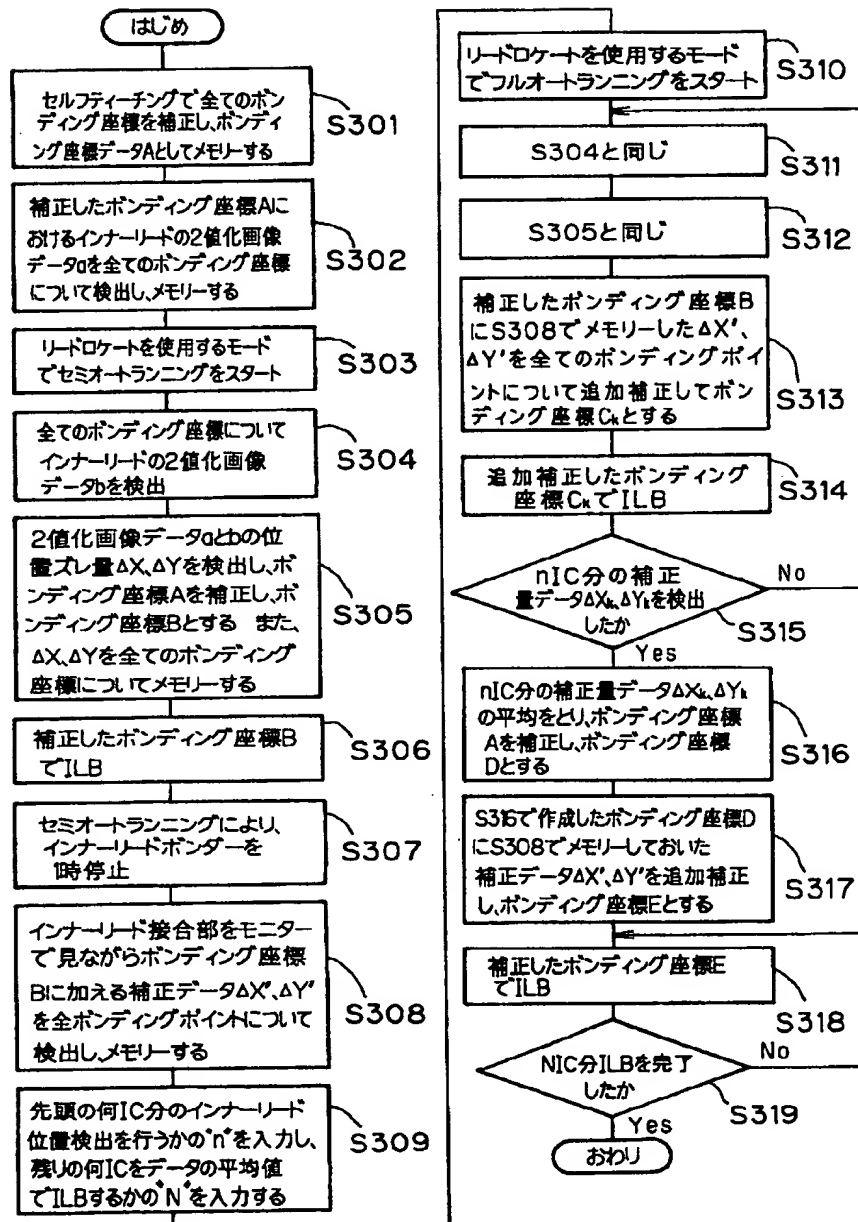
【図1】



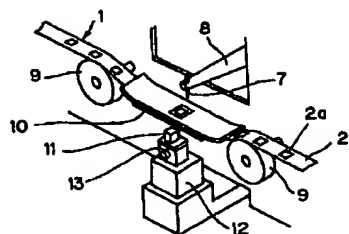
【図2】



【図5】

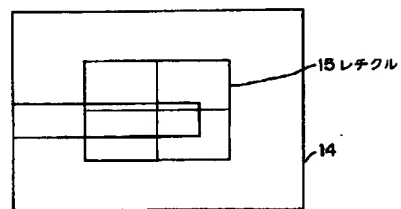


【図6】

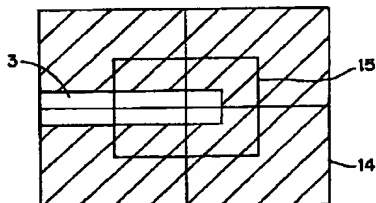


- |                |                     |
|----------------|---------------------|
| 1...TABテープ     | 9...スプロケットホイール      |
| 2...ベースフィルム    | 10...テープクランプバー      |
| 2a...デバイスホール   | 11...ボンディングステージ     |
| 7...ボンディングツール  | 12...ボンディングステージユニット |
| 8...超音波(US)ホーン | 13...ヒーター           |

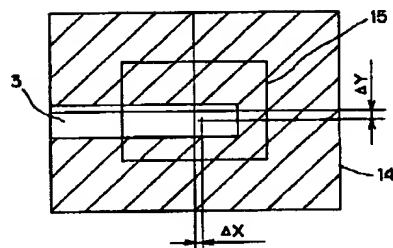
【図10】



【図12】



【図13】



【図14】

